世界知的所有権機関 国際事務局 特許協力条約に基づいて公開された国際出願



(51) 国際特許分類6 H01L 23/48

A1 (11) 国際公開番号

WO98/44555

(43) 国際公開日

1998年10月8日(08.10.98)

(21) 国際出願番号

PCT/JP98/01386

JP

JP

JР

(22) 国際出願日

1998年3月26日(26.03.98)

(30) 優先権データ

特願平9/76965 1997年3月28日(28.03.97) 特願平9/76966 1997年3月28日(28.03.97) 特願平9/76967 1997年3月28日(28.03.97)

特願平9/76968

1997年3月28日(28.03.97)

(71) 出願人(米国を除くすべての指定国について)

ローム株式会社(ROHM CO., LTD.)[JP/JP]

〒615-0045 京都府京都市右京区西院溝崎町21番地 Kyoto, (JP)

(72) 発明者;および

(75) 発明者/出願人(米国についてのみ)

山本雅夫(YAMAMOTO, Masao)[JP/JP]

今井 寛(IMAI, Hiroshi)[JP/JP]

〒615-0045 京都府京都市右京区西院溝崎町21番地

ローム株式会社内 Kyoto, (JP)

(74) 代理人

并理士 吉田 稔, 外(YOSHIDA, Minoru et al.) 〒543-0014 大阪府大阪市天王寺区玉造元町2-32-1301

Osaka, (JP)

(81) 指定国 JP, US

添付公開書類

国際調査報告書

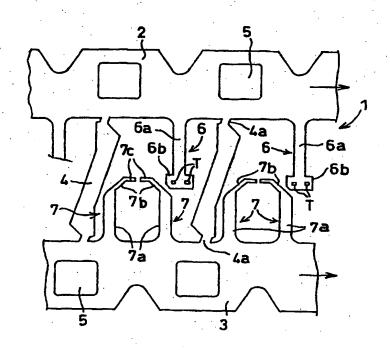
BEST AVAILABLE COPY

(54) Title: LEAD FRAME AND SEMICONDUCTOR DEVICE MADE BY USING IT

(54)発明の名称 リードフレーム及びこれを用いた半導体装置

(57) Abstract

A lead frame (1) has side frames (2, 3) which extend parallely with each other and section bars (4) which so connect the side frames that the side frames can be shifted from each other in the longitudinal. The side frame (2) has first lead terminals (6) in one unit. The side frame (3) has second lead terminals (7) in one unit. The free ends of the first and second lead, terminals are superposed one on the other after the side frames (2, 3) are shifted. At least either the first lead terminals (6) or the second lead terminals (7) have weakened sections with a small bending strength. By shifting the side frames (2, 3) from each other, the free ends of the first and second lead terminals are joined to semiconductor elements (T). After that, restoring force due to the spring-back of the section bars (4) acts on the lead terminals (6, 7) and the semiconductor elements (T), though the restoring force is absorbed by the deformation of the weakened sections.



(57)要約

リードフレーム(1)は、互いに平行に延びるサイドフレーム(2、3)と、長手方向にずらし移動可能な状態に前記サイドフレームを連結するセクションバー(4)と、を有している。サイドフレーム(2)には第1のリード端子(6)が一体に設けられており、サイドフレーム(3)には第2のリード端子(7)が一体に設けられている。これら第1及び第2のサイドフレームの自由端は、サイドフレーム(2、3)をずらした後に重なり合う。第1のリード端子(6)及び第2のリード端子(7)の少なくともいずれか一方には、曲げ強度の小さい弱化部が形成される。両サイドフレーム(2、3)をずらして第1及び第2リード端子の自由端を半導体素子(T)を接合する。その後、セクションバー4のスプリングバックによる復元力が、リード端子(6、7)と半導体素子(T)に作用する。しかしながら、その復元力は前記弱化部の変形によって吸収される。

BEST AVAILABLE COPY

BEST AVAILABLE COPY

PCTに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCT加盟国を同定するために使用されるコード(参考情報)

FFFGGGGGGGGGHHILLILLIJKKKKKLLLL IRABDEHMNWRRUDELSTPEGPRZCIK アフガ英ググガガギギギクハイアイアイBケキ北韓カセリス ラス ダア ア・ヤチリコンンイスイタ本ニル朝国デンとリ フラボ国レルーンニニリコンンイスイタ本ニル朝国デンとリ フラボロットランルンフター アド ド ン ンアコカ ド アーシンルン タータシンシン イ アーシンルンフター アド ド ン ンアコカ イ アド ド ン ンアコカ イ アーカー アド ド ン ンアコカ

明 細 書

リードフレーム及びこれを用いた半導体装置

技術分野

本発明は、ダイオードやトランジスター等の半導体装置を製造するために使用 するリードフレーム、並びにこれを用いた半導体装置に関するものである。

背景技術

従来の半導体装置の一つのタイプとして、例えば以下の構成を有するものがある。すなわち、この装置は、互いに逆向きに延びるリード端子を部分的に重ね合わせて、このリード端子の重なり合った部分に半導体素子(チップ)を挟み固定し、更に半導体素子とその周囲を合成樹脂のモールド部でパッケージしている。本願出願人は、このタイプの半導体装置を製造するためのリードフレームを特公平 6-36413号公報や特公平 6-71015号公報に開示した。この従来のリードフレームを本願の添付の図27~図29に示す。

上記従来のリードフレーム20は、平行に長く延びる少なくとも2本のサイドフレーム21,22 と、両サイドフレーム21,22 を適宜間隔ごとに連結するセクションバー23とを備えており、各セクションバー23の付け根箇所23 a を細巾に形成することにより、両サイドフレーム21,22 がその長手方向に相対的にずれ移動することを許容している。また、両サイドフレーム21,22 には、対を成す第1及び第2のリード端子24,25 が多数本形成されている。これら第1及び第2のリード端子の先端は互いに近接させた状態に配置されている。更に、両サイドフレーム21,2 には、係合穴26が所定間隔で穿設されており、これらの穴は、当該サイドフレーム21,22 を長手方向に移送するスプロケット(図示せず)と係合する。

そして、次の工程を経て半導体装置Dが製造される。すなわち、

- ① 第1リード端子24の先端24aに半導体素子Tをダイボンディングし、
- ② 両サイドフレーム21.22 の送り速度を変えることにより、第2リード端子25の先端25aを、第1リード端子24にダイボンディングされた半導体素子T

に重ね合わせ、

- ③ 半田や導電性接着剤、或いは圧接等の適当な手段で第2リード端子25の先端25aを半導体素子Tにダイボンディングし、
- ④ 先端24a,25a を重ね合わせた両リード端子24,25 を合成成樹脂の成形装置に移送して、図29に一点鎖線で示すように、半導体素子T及びその周囲を合成樹脂のモールド部Mでパッケージし、
- ⑤ 導通検査等の後、各リード端子24.25 をその付け根箇所で切断する、と言う工程である。

この先行技術によると、1本のリードフレーム20によって複数の半導体装置Dを製造できるため、半導体装置Dの製造能率を格段に向上できる。

ところで、この従来技術では、セクションバー23を変形させて両サイドフレーム21,22 をその長手方向にずらし移動させるに際して、セクションバー23の付け根箇所23 a は完全には塑性変形せずにある程度は弾性変形している。このため、セクションバー23のスプリングバックによって、サイドフレーム21,22 をずらし移動する前の状態に戻そうとする復元力が作用し、リード端子24,25 が僅かながら曲がり変形する。その際の弾性復元力が、リード端子24,25 と半導体素子Tとを引き離すように作用する。その結果、リード端子24,25 から半導体素子Tが外れてしまったり、導通不良になったりして不良品になってしまうことがあった。

上記の問題に対処する方法としては、スプロケットと係合穴26との間の遊びを完全になくして、両サイドフレーム21.22 を移送することが考えられる。このようにすれば、セクションバー23のスプリングバックを完全に回避しうるからである。しかしながら、スプロケットと係合穴26との間の遊びを完全になくすのは現実には困難であり、このため従来は、セクションバー23のスプリングバックに起因して接合不良が生じることを確実に防止することはできなかった。

上記の問題は、(1本の第1リード端子に対応して)複数本の第2リード端子を半導体素子に設ける場合にさらに深刻となる。すなわち、第1リード端子にダイボンディングした半導体素子に複数本の第2リード端子をダイボンディングする形態のリードフレームの場合には、リード端子全体の剛性が高くなるため、リード端子と半導体素子との接合箇所には引き剝がし外力がより強く作用する。そ

のために、リード端子から半導体素子が外れて不良品になる率が高かった。

発明の開示

本発明は、上述した問題を解消することを目的とする。

本発明の第1の側面によれば、平行に長く延びる少なくとも一対のサイドフレームと、両サイドフレームを適宜間隔ごとに連結するセクションバーとを備えたリードフレームが提供される。一方のサイドフレームには、他方のサイドフレームに向けて延び且つ自由端と基端部とを有する第1リード端子が適宜間隔で多数本形成されており、他方のサイドフレームには、前記第1リード端子と対を成し且つ自由端と基端部とを有する第2リード端子が形成されている。これら第1及び第2のリード端子は、両サイドフレームをその長手方向にずらし移動させると両リード端子の自由端が重なり合うように配置されている。前記第1及び第2の両リード端子のうち少なくともいずれか一方の適宜部位には、曲げ強度の小さい弱化部が形成されている。

この場合、弱化部を形成する手段としては、リード端子の自由端の全体を細巾状に形成したり、リード端子の自由端又は基端部にくびれ部を形成したり、或いは、リード端子の自由端又は基端部に穴を空けるなど、種々の形態を採用することができる。リード端子の自由端や基端部などを部分的に薄肉に形成したり、切り込みを形成するなどしても良い。

更に、弱化部を設けるためには、上記各構成(すなわち、細巾状部や、くびれ部、或いは穴など)を組み合わせても良い。更に述べると、第1リード端子と第2リード端子とで弱化部の形態を変えたり、或いは、1本のリード端子に複数の弱化部を形成するなどしても良い。第1リード端子と第2リード端子との両方に弱化部を設けると好適である。

なお、リード端子のうち弱化部を設ける箇所は、合成樹脂製のパッケージに隠れてしまう自由端か、或いは、切断された後にサイドフレームに取付いたまま残る箇所かのいずれかが好適である。半導体装置に製造した後にパッケージから突出するリード部分に弱化部があると、当該装置の回路基板に対する実装等に悪影響を与えるおそれがあるからである。半導体装置としての機能に支障がない場合

にはパッケージから突出するリード端子部分に弱化部を設けても良い。

第1及び第2のリード端子は1本ずつが対応するようにしても良いし、1本のリード端子に対して複数本の第2リード端子を対応させて、例えば3本以上のリード端子がセットなるように組み合わせても良い。また、サイドフレームの本数は2本には限らず、例えば前記特公平 6-36413号公報の第10図に記載されているように、サイドフレームを3本以上並設して、各サイドフレームにリード端子を形成した形態でも良い。

既に述べたように、サイドフレームをずらし移動させてから第1及び第2のリード端子に半導体素子をダイボンディングする。このとき、セクションバーのスプリングバック等によってリード端子に曲げ力が作用する。しかしながら、リードフレームを本発明の構成にすると、その曲げ力の大部分を弱化部の変形によって吸収できる。従って、リード端子と半導体素子との接合箇所に大きな引き剝がし外力が作用することを抑制できる。その結果、リード端子から半導体素子が外れたり導通不良になったりする不良品の発生率を著しく低減できる。

本発明の第2の側面によれば、上記のリードフレームを使用して製造された半 導体装置が提供される。この構造の半導体装置は、リード端子と半導体素子との 導通状態を的確に保持して、品質を向上できる利点を有する。

本発明の種々の特徴及び利点は、添付図面に基づいて行う以下の好適な実施形態の説明から容易に理解できるであろう。

図面の簡単な説明

- 図1は第1実施形態の平面図である。
- 図2は第1実施形態の要部の平面図であり、ずらし操作の後の状態を示す。
- 図3は図2の 111-111視図である。
- 図4第2実施形態の平面図である。
- 図5は第3実施形態の平面図である。
- 図6は第4実施形態の平面図である。
- 図7は第5実施形態の平面図である。
- 図8は第6実施形態の平面図である。

図9は第7実施形態の平面図である。

図10は第8実施形態の平面図である。

図11は図10の要部拡大図である。

図12は第8実施形態の平面図であり、ずらし操作の後の状態を示す。

図13は第9実施形態の平面図である。

図14は第10実施形態の平面図である。

図15は第11実施形態の平面図である。

図16は第12実施形態の平面図である。

図17は第12実施形態の平面図であり、ずらし操作の後の状態を示す。

図18は第13実施形態の平面図である。

図19は第14実施形態の平面図である。

図20は第15実施形態の平面図である。

図21は第16実施形態の平面図である。

図22は第17実施形態の平面図である。

図23は図22の要部拡大図である。

図24は第17実施形態の平面図であり、ずらし操作の後の状態を示す。

図25は第18実施形態の平面図である。

図26は第19実施形態の平面図である。

図27は従来例のリードフレームの平面図である。

図28は図27の要部拡大図である。

図29は従来例のリードフレームの要部平面図であり、ずらし操作の後の状態を 示す。

発明を実施するための最良の形態

次に、本発明の実施形態を図面に基づいて説明する

(1). 第一実施形態(図1~図3)

図1~図3は第1実施形態を示しており、リードフレーム1は、銅板のような 導電性金属板をプレス加工することによって製造される。図1に示すように、リー ドフフレーム1は、平行に長く延びる第1及び第2の2本のサイドフレーム2,3 と、両サイドフレーム2.3 を適宜間隔ごとに連結する多数本のセクションバー4とを備えている。両サイドフレーム2.3 には、送り用のスプロケット(図示せず)に嵌まる角形の係合穴5を適宜間隔で多数空けている。

両サイドフレーム2.3 を長手方向にずらし移動することが許容されるように、各セクションバー4の一対の付け根部4aを細巾に形成している。各セクションバー4は、サイドフレーム2.3 と直交する線に対して若干の角度で傾斜しており、サイドフレーム2.3 をずらし移動させると、図2に示すように、各セクションバー4は両サイドフレーム2.3 と直交した姿勢になる。

第1サイドフレーム2のうち隣合ったセクションバー4の間の各箇所には、第2サイドフレーム3に向けて途中まで延びる第1リード端子6を一体に設けている。第1リード端子6は、基幹部6aに広巾状先端部6bを設けた形態であり、広巾状先端部6bに半導体素子Tがダイボンディングされる。第1リード端子6は、一方のセクションバー4の側に片寄った状態に配置されている。

第2サイドフレーム3のうち隣合ったセクションバー4の間の各箇所には、第1サイドフレーム2の方向に延びる2本の第2リード端子7が一体に設けられている。両第2リード端子7は、互いに平行に延びる基幹部7aと、互いに接近するように傾斜状に延びる自由端7bとを備えており、両自由端7bの最先端7cは、若干の隙間を隔てた状態で直線状に延びている。そして、自由端7b(最先端7cを含む)の全体を基幹部7aよりも中狭の細巾に形成することにより、自由端7bの全体を基幹部7aよりも曲げ強度の小さい弱化部となしている。

両第2リード端子7の最先端7cは、サイドフレーム2.3 と長手方向に沿って第1リード端子6の広巾状先端部6bと並ぶように配置されており、また、第1リード端子6は両第2リード端子7の外側に位置している。更に、第1リード端子6の広巾部6bは、両第2リード端子7の最先端7cに重なり得る巾寸法である。

以上の構成のリードフレームを用いることにより、半導体装置Dが以下の工程を経て製造される。具体的にはこの工程には、リードフレーム1をその長手方向に移送しつつ、第1リード端子6の広巾状先端部部6bに半導体素子Tをダイボンディングする工程、リード端子6.7 をずらし重ねる工程、パッケージ工程、検査工程、リード端子6.7 を両サイドフレーム2.3 から切り離す工程、等の各工程が

WO 98/44555 PCT/JP98/01386

含まれる。本実施例では、2本の第2リード端子7に対応した2個の半導体素子 Tを備えた構成であるが、1個の半導体素子Tに2本の第2リード端子7をダイ ボンディングしても良い。

一般には、半導体素子Tのダイボンディング工程に先立って、図3に示すように第1リード端子6を変形し、自由端を下向きの段違い状に曲げるか、第2リード端子7を変形し、自由端7bを上向きの段違い状に曲げるか、或いは、両リード端子6.7を変形し先端部をそれぞれ上下逆方向の段違い状に曲げるかしておく。このような構成により、半導体素子Tに接続した後に、各リード端子6.7の基幹部6a.7aを同じに高さに揃えることができる。但し、各リード端子6.7の高さが異なっても差し支えなければ、リード端子6.7の曲げ加工は必要ない。

一般に、両リード端子6.7 に半導体素子Tをダイボンディングした後は、セクションバー4のスプリングバックによって両リード端子6.7 に曲げ力が作用し得る。しかしながら、本発明によれば、その曲げ力は第2リード端子7の自由端7bの変形によって吸収される。このため、両リード端子6.7 と半導体素子Tとの接合箇所に大きな引き剝がし外力が作用することはなく、その結果、両リード端子6.7 と半導体素子Tとを接合した状態が的確に保持されて、不良品発生率を著しく低減できる。

- (2).- 第-2-実施形態-(図-4-)-----

図4に示す第2実施形態では、第2リード端子7を第1実施形態と同様に形成する一方、第1リード端子6のうち基幹部6aと広巾状先端部6bとの連接箇所(以下、首下部と言う)にくびれ部8(換言すると部分的な細巾部)を形成して、このくびれ部8の箇所を弱化部となしている。この実施形態では、第1リード端子6もくびれ部8の箇所で簡単に変形するため、リード端子6.7が半導体素子Tから外れる事故をより一層低減して、不良品の発生率を一層低減できる利点がある。

図4では、くびれ部8は、第1リード端子6の両側縁を矩形に切り欠くことによって形成しているが、リード端子6.7の一方の側縁のみを切欠くことによって形成しても良い。また、リード端子6.7の側縁を半円状に切欠いたり、三角形又は台形状に切欠くなど、くびれ部8の形成手段は自由に選択できる。また、1本のリード端子6.7に複数のくびれ部8を形成しても良い。

(3). 第3実施形態(図5)

図5に示す第3実施形態は、第2リード端子7の自由端7bを細巾状に形成する一方、第1リード端子6における基幹部6aと広巾状先端部6bとの連接箇所に角形の穴9を空けて、この穴9の箇所を弱化部となしたものである。なお、穴9の形状は角形には限らず、円形や楕円形、三角形などでも良い。また、1本のリード端子6.7に複数個の穴9を空けても良い。

この実施形態も第2実施形態と同様の利点がある。

(4). 第4~第7 実施形態(図6~図9)

図6~図9では、第2リード端子7の自由端7bの別形態を示している。このうち図6に示す第4実施形態では、細巾状の自由端7bを単なる傾斜状に形成しており、図7に示す第5実施形態では、細巾状の自由端7bを円弧状に形成しており、更に図8に示す第6実施形態では細巾状の自由端7bを階段状に屈曲させている。

他方、図9に示す第7実施形態では、第1リード端子6と第2リード端子7とが1本ずつで1セットになっている場合において、第2リード端子7の自由端7bを横向きに延びるように形成して、これを細巾の弱化部となしている。

なお、第1リード端子6の自由端を細巾に形成しても良い。

(5) 第8実施形態(図10~図12)

図10~図12では第8実施形態を示している。

この実施形態では、隣接するセクションバー4の間に2本の第2リード端子7が使用されており、各第2リード端子は、略L字状の自由端7bを有している。自由端7bのうち最先端7cを除いた部位が細巾の弱化部をなす。各第2リード端子7の最先端7cは台形状の対向面を有している。この台形形状は、両第2リード端子7の自由端7bの対向箇所を図11の上下両側において切り欠くことにより形成されている(切り欠き箇所を符号10.11で示す)。

ところで、半導体装置Dの小型化を図るには、両第2リード端子7の自由端7bの間隔をできるだけ小さくすることが望ましく、また、セクションバー4のスプリングバックを吸収するためには、第2リード端子7の自由端7bの長さはできるだけ長い方が好ましい。

他方、両第2リード端子7の自由端7bを単にL字状に(すなわち、上述のよう

* WO 98/44555 PCT/JP98/01386

な台形部分を持たない形状に)形成した場合において、両者の間隔を狭くし過ぎると以下のような問題が生ずる。即ち、リードフレーム1を素材板からポンチ(型)で打ち抜き加工する場合、当該ポンチは、2本の第2リード端子7の自由端7bの間の部分を打ち抜くための細長状部分を有している。上記自由端の間隔を狭くするには、当該ポンチの細長状部分の幅を小さくする必要がある。しかしながら、このような構成では、ポンチの耐久性が著しく低下する。そのため自由端7bを単なるL字状に形成したに過ぎない構成では、両自由端7bの間隔を狭くするのに限度がある。

これに対して、本実施形態のように自由端7bに切欠き10.11 を形成すると、両第2リード端子7の最先端7cの間隔をごく小さくしてもポンチの巾狭の部分の長さは短かくなるからポンチの耐久性は低下しない。このため自由端7bの長さをできるだけ長くした状態で最先端7cの間隔を可能な限り狭めることができる。

従って、本実施形態によると、リードフレーム1の加工の容易性を損なうことなく3ピン式の半導体装置Dを小型化できるばかりか、第2リード端子7の自由端7bを大きく変形できる状態にして半導体素子Tとの接合不良をより確実に低減できる。

(6). 第9~11実施形態(図13~図15)

- 図13及び図14は前記第8実施形態の変形例であり、このうち図13に示す第9 実施形態では、第2リード端子7の自由端7bのうち最先端7cを除く部分が傾斜状に延びるように形成されている。また、図14に示す第10実施形態では、第2リード端子7の自由端7bのうち最先端7cを除く部分が円弧状に形成されている。

図15に示す第11実施形態では、隣接するセクションバー4の間に第2リード端子7が1本だけ直線状に延びている。当該第2リード端子7の自由端7bのうち最先端7cを除く部分は細巾に形成されている。

(7).第12実施形態(図16~17)

図16及び図17では第12実施形態を示している。この実施形態では、第1リード端子6の首下部にくびれ部8を形成する一方、隣接するセクションバー4の間において、2本ずつの第2リード端子7の自由端7bを互いに接近するように傾斜状に構成し、この自由端7bにくびれ部8を形成している。

(8). 第13実施形態 (図18)

図18は第13実施形態を示している。この第13実施形態では、隣接するセクションバー4の間に、1本の第1リード端子6と2本の第2リード端子7とがセットになっている場合であって、第1リード端子6の首下部にくびれ部8を形成している。また、2本の第2リード端子7の基端を、第2リード端子7の基幹部7aよりも巾狭の連結バー12で一体に繋ぎ、この連結バー12と第2サイドフレーム3とをブリッジ部13で接続したものである。

この実施形態では、連結バー12とブリッジ部13とが弱化部になっており、セクションバー4のスプリングバック等によって第2リード端子7に作用した曲げ力は、連結バー12とブリッジ部13の変形によって吸収される。この場合、連結バー12とブリッジ部13とは半導体素子Tから遠い部位にあるため、セクションバー4のスプリングバックによる復元力は、連結バー12とブリッジ部13とにモーメントとして集中的に作用することになる。従って、連結バー12とブリッジ部13とをより効果的に変形させることができる。

なお、連結バー13又はブリッジ部13のうちいずれか一方のみを弱化部としても 良い。また、ブリッジ部13はくびれ部として把握することもできる。

(9). 第14~15実施形態(図19~図20)

図19に示す第14実施形態では、隣接するセクションバー4の間に2本の第2リード端子7が設けられており、各端子の自由端7bにくびれ部8を形成する一方、第1リード端子6の首下部に穴10を形成している。また、図20に示す第15実施形態では、第1リード端子6の首下部にくびれ部9を形成する一方、第2リード端子7における傾斜状の自由端7bに穴9を空けている。

(10). 第16実施形態(図21)

図21に示す第16実施形態では、第1リード端子6の首下部にくびれ部8を形成する一方、両第2リード端子7のL字状の自由端7bを細巾に形成している。

(11) 第17実施形態(図22~図24)

図22~図24は第17実施形態を示している。この実施形態では、第1リード端子6の首下部と第2リード端子7の傾斜状自由端7bとに、それぞれ弱化部形成手段として穴9を空けている。

(12). 第18実施形態(図25)

図25に示す第18実施形態では、第1リード端子6の首下部にくびれ部8を形成する一方、2本の第2リード端子7を連結バー12で一体に繋ぎ、この連結バー12と第2サイドフレーム3とをブリッジ部13で接続し、更に、ブリッジ部13に穴9を空けている。この実施形態は図18に示す第13実施形態の変形例である。

第2リード端子7のブリッジ部13に穴9を空けることに代えて(又は加えて)、 第2リード端子7における傾斜状の自由端7bに穴又はくびれ部を形成しても良い。

(13). 第19実施形態(図26)

図26に示す第19実施形態では、第1リード端子6の首下部に穴9が空いている一方、両第2リード端子7の細巾状自由端7bが(平面視)L字状に形成されている。この実施形態は図10~図13に示した第8実施形態の変形例になる。

以上において本発明の好適な実施例を説明したが、当該実施例を様々に変形し うることは明らかである。このような変形例は、本発明の権利範囲から逸れるも のではなく、当業者にとって容易な変形は、以下の請求の範囲に含まれるもので ある。

請求の範囲

 平行に長く延びる少なくとも一対のサイドフレームと、両サイドフレームを 適宜間隔ごとに連結するセクションバーとを備え、

一方のサイドフレームには、他方のサイドフレームに向けて延びる第1リード端子が適宜間隔で多数本形成されており、各第1リード端子は自由端と基端部とを有しており、他方のサイドフレームには、前記第1リード端子と対を成す第2リード端子が形成されており、各第2リード端子は自由端と基端部とを有しており、これら第1及び第2のリード端子は、両サイドフレームをその長手方向にずらし移動させると両リード端子の自由端が重なり合うように配置されており、

更に、前記第1及び第2の両リード端子のうち少なくともいずれか一方の適 宜部位に、曲げ強度の小さい弱化部が形成されていることを特徴とするリード フレーム。

2. 請求の範囲第1項において、

前記第1及び第2の両リード端子のうち少なくともいずれか一方の自由端が 全体として細巾に形成されることにより弱化部をなしていることを特徴とする リードフレーム。

3. 請求の範囲第1項において、

前記第1及び第2のリード端子のうち少なくともいずれか一方の自由端又は 基端部に、部分的に細巾となったくびれ部が形成されており、このくびれ部の 箇所が弱化部となっていることを特徴とするリードフレーム。

4. 請求の範囲第1項において、

前記第1及び第2のリード端子のうち少なくともいずれか一方の自由端又は 基端部は穴が空いた領域を有しており、当該領域が弱化部となっていることを 特徴とするリードフレーム。

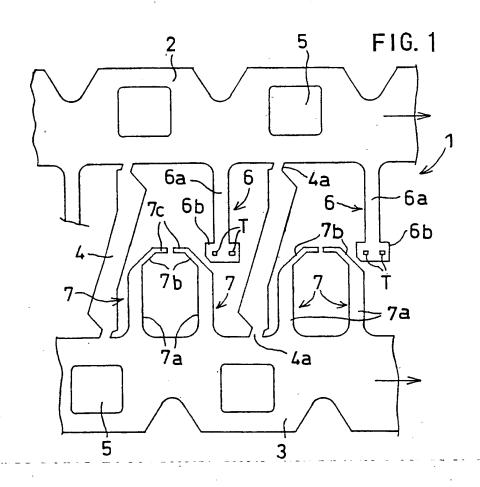
5. 請求の範囲第1項において、

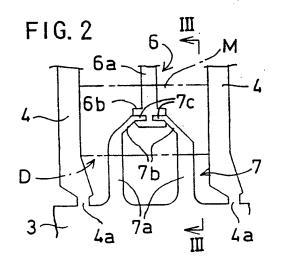
1本の第1リード端子と少なくとも2本の第2リード端子とが対を成しており、前記少なくとも2本の第2リード端子は、平行に延びる基幹部と互いに接近する方向に延びる自由端とから成っている一方、前記第1リード端子は、両第2リード端子の外側に位置しており、この第1リード端子の自由端は、前記両サイドフレームをずらし移動させると各第2リード端子の自由端と重なり合う広巾部が形成されていることを特徴とするリードフレーム。

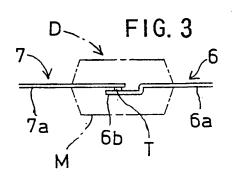
6. 請求の範囲第5項において、

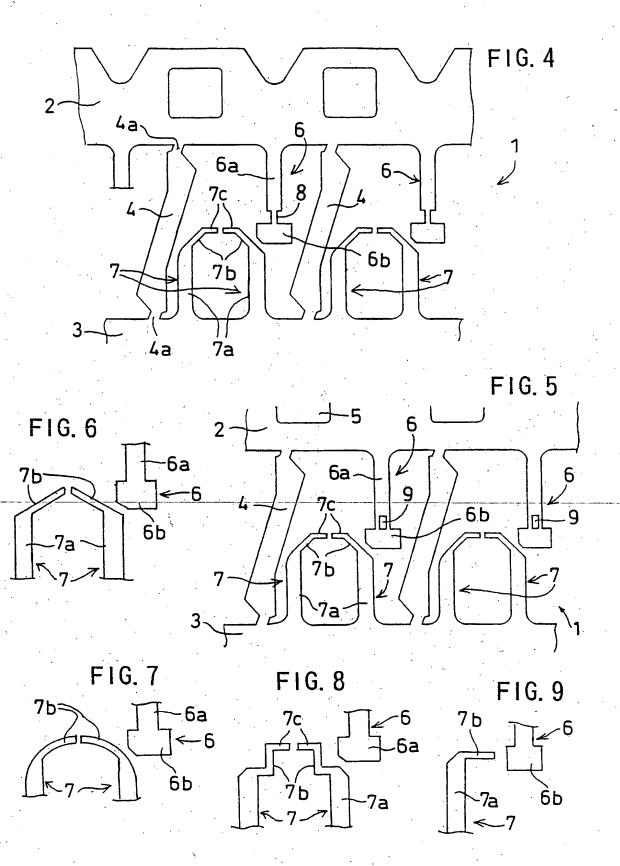
前記少なくとも2本の第2リード端子の基端は前記他方のサイドフレームと 平行に延びる連結バーに連結されており、この連結バーは他方のサイドフレー ムにブリッジ部を介して連結されており、連結バーとブリッジ部とのうち少な くともいずれか一方が弱化部となっていることを特徴とするリードフレーム。

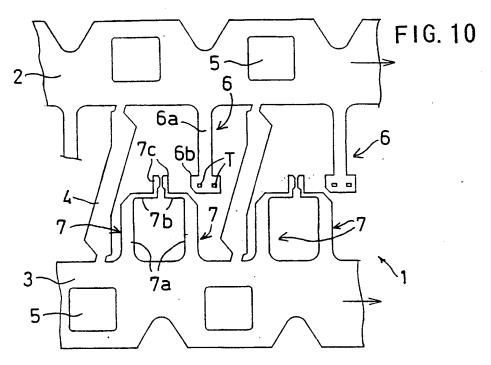
7. 請求の範囲第1項ないし第6項のいずれかに記載したリードフレームを使用して製造された半導体装置であって、重ねた第1リード端子と第2リード端子との先端間に半導体素子がボンディングされていると共に、前記半導体素子と 各リード端子の自由端とはモールド部でパッケージされており、各リード端子がサイドフレームから切断されていることを特徴とする半導体装置。

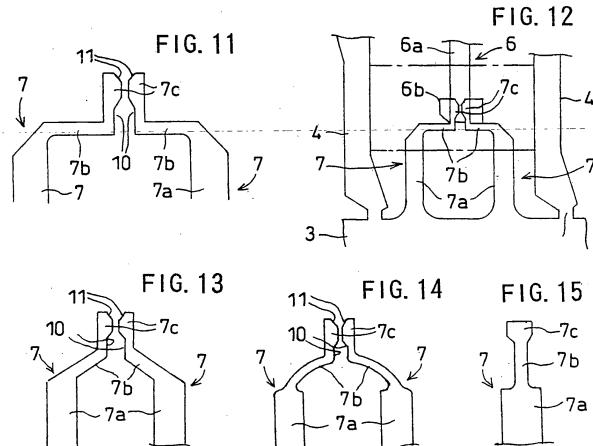


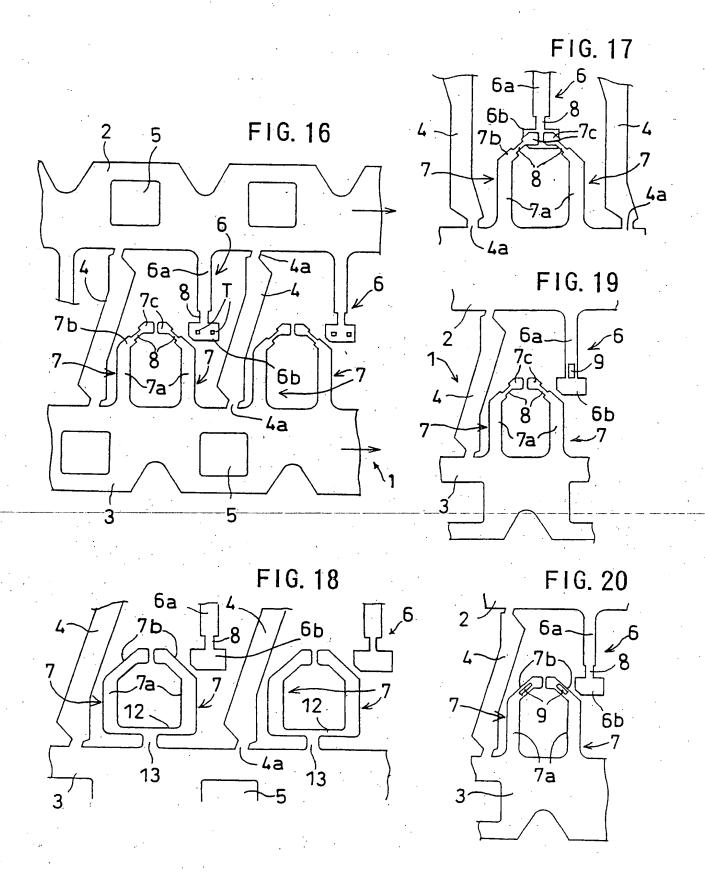


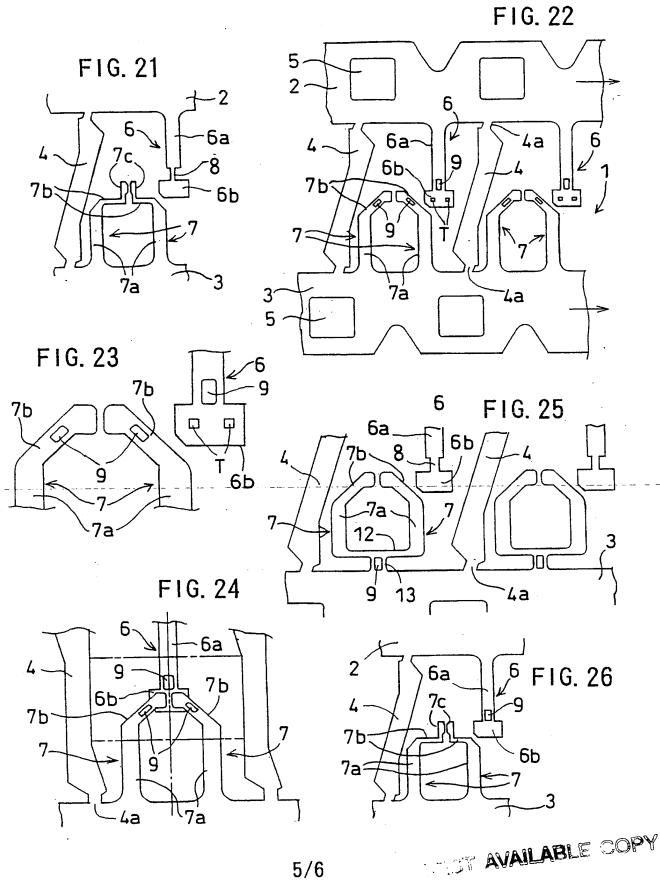


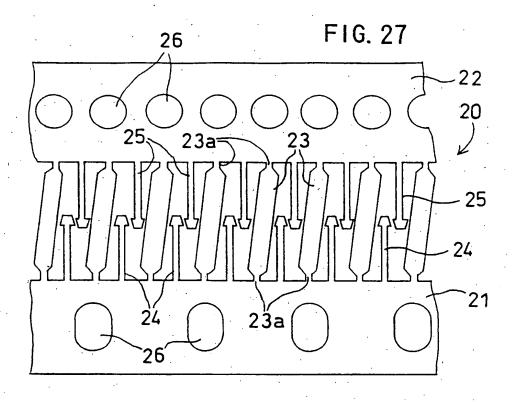


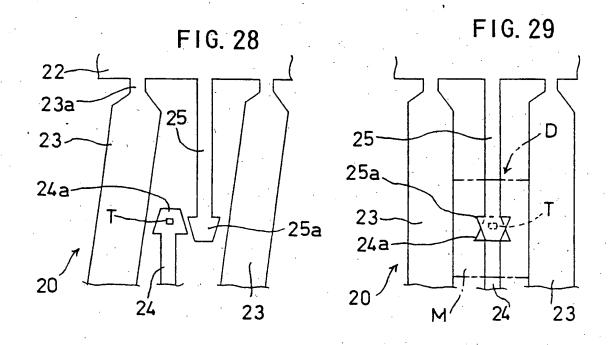












INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP98/01386

A. CLASSIFICATION OF SUBJECT MATTER Int.Cl ⁶ H01L23/48			
According to International Patent Classification (IPC) or to both national classification and IPC			
B. FIELDS SEARCHED			
Minimum documentation searched (classification system followed by classification symbols) Int.Cl ⁶ H01L23/48			
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1926-1996 Toroku Jitsuyo Shinan Koho 1994-1998 Kokai Jitsuyo Shinan Koho 1971-1998 Jitsuyo Shinan Toroku Koho 1996-1998			
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)			
C. DOCUMENTS CONSIDERED TO BE RELEVANT			
Category*	Citation of document, with indication, where appr	opriate, of the relevant passages	Relevant to claim No.
A	JP, 2-284436, A (Rohm Co., Lt November 21, 1990 (21. 11. 90	td.),) (Family: none)	1-7
A	JP, 63-187657, A (Toshiba Corp.), August 3, 1988 (03. 08. 88) (Family: none)		
	BEST AVAILABLE COPY		
Further documents are listed in the continuation of Box C. See patent family annex.			
"A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed		"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family	
Date of the actual completion of the international search June 17, 1998 (17. 06. 98) Date of mailing of the international search report June 30, 1998 (30. 06. 98)			earch report . 06. 98)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer	
Facsimile No.		Telephone No.	

様式PCT/ISA/210 (第2ページ) (1992年7月)

日本国特許庁(ISA/JP)

郵便番号100-8915・ 東京都千代田区霞が関三丁目4番3号

電話番号 03-3581-1101 内線 3425

坂本 薫昭

THIS PAGE BLANK (USPTO)